

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Minoru TAKAYA, et al.

GAU:

SERIAL NO: New Application

EXAMINER:

FILED: Herewith

FOR: INDUCTIVE DEVICE AND METHOD FOR PRODUCING THE SAME

REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS  
ALEXANDRIA, VIRGINIA 22313

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of 35 U.S.C. §119(e): Application No. Date Filed
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:


<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	2003-071196	March 17, 2003
Japan	2003-406831	December 5, 2003

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number  
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
- ☐ (B) Application Serial No.(s)
- ☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,  
MAIER & NEUSTADT, P.C.

  
Marvin J. Spivak

Registration No. 24,913

Customer Number

22850

Tel. (703) 413-3000  
Fax. (703) 413-2220  
(OSMMN 05/03)

C. Irvin McClelland  
Registration Number 21,124

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年    3 月 1 7 日  
Date of Application:

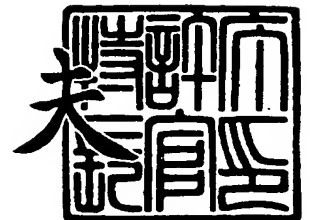
出 願 番 号                      特 願 2 0 0 3 - 0 7 1 1 9 6  
Application Number:  
[ST. 10/C] :                      [ J . P 2 0 0 3 - 0 7 1 1 9 6 ]

出      願      人                      T D K 株 式 会 社  
Applicant(s):

2 0 0 4 年    2 月 2 0 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号    出証特 2 0 0 4 - 3 0 1 1 7 7 0

【書類名】 特許願

【整理番号】 99P04773

【あて先】 特許庁長官殿

【国際特許分類】 H01F 17/00

【発明者】

【住所又は居所】 東京都中央区日本橋一丁目 1 3 番 1 号ティーディーケイ  
株式会社内

【氏名】 楫野 隆

【発明者】

【住所又は居所】 東京都中央区日本橋一丁目 1 3 番 1 号ティーディーケイ  
株式会社内

【氏名】 小更 恒

【発明者】

【住所又は居所】 東京都中央区日本橋一丁目 1 3 番 1 号ティーディーケイ  
株式会社内

【氏名】 佐々木 正美

【特許出願人】

【識別番号】 000003067

【氏名又は名称】 ティーディーケイ株式会社

【代表者】 澤 部 肇

【代理人】

【識別番号】 100079290

【弁理士】

【氏名又は名称】 村井 隆

【手数料の表示】

【予納台帳番号】 068033

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【プルーフの要否】

要

【書類名】 明細書

【発明の名称】 インダクティブデバイス及びその製造方法

【特許請求の範囲】

【請求項 1】 芯材を有する有機コア基板の表裏面に複数の帯状導体パターンを形成したものを、前記帯状導体パターンを横断する向きで切断し、前記有機コア基板の切断面に露出した前記帯状導体パターンの端部同士を当該切断面に形成された架橋導体パターンによって接続してヘリカルコイルを少なくとも 1 個以上設けたことを特徴とするインダクティブデバイス。

【請求項 2】 芯材を有する有機コア基板の表裏面に複数の帯状導体パターンと該帯状導体パターンを覆う絶縁層とを形成したものを、前記帯状導体パターンを横断する向きで切断し、前記有機コア基板の切断面に露出した前記帯状導体パターンの端部同士を当該切断面に形成された架橋導体パターンによって接続してヘリカルコイルを少なくとも 1 個以上設けたことを特徴とするインダクティブデバイス。

【請求項 3】 コア基板の片面に複数の帯状導体パターンを形成したものを、絶縁層を介して複数枚重ね一体化して積層基板となし、前記帯状導体パターンを横断する向きで前記積層基板を切断し、前記積層基板の切断面に露出した前記帯状導体パターンの端部同士を当該切断面に形成された架橋導体パターンによって接続してヘリカルコイルを少なくとも 1 個以上設けたことを特徴とするインダクティブデバイス。

【請求項 4】 コア基板の片面に複数の帯状導体パターンと該帯状導体パターンを覆う絶縁層とを形成したものを、接着層を介して複数枚重ね一体化して積層基板となし、前記帯状導体パターンを横断する向きで前記積層基板を切断し、前記積層基板の切断面に露出した前記帯状導体パターンの端部同士を当該切断面に形成された架橋導体パターンによって接続してヘリカルコイルを少なくとも 1 個以上設けたことを特徴とするインダクティブデバイス。

【請求項 5】 前記コア基板に前記帯状導体パターンを形成した面が平滑である請求項 1, 2, 3 又は 4 記載のインダクティブデバイス。

【請求項 6】 前記コア基板及び／又は絶縁層がビニルベンジル樹脂である

か、ビニルベンジル樹脂を含むものである請求項 1, 2, 3, 4 又は 5 記載のインダクティブデバイス。

【請求項 7】 芯材を有する有機コア基板の表裏面に複数の帯状導体パターンを形成し、これを絶縁層を介して複数枚重ねて一体化する積層工程と、

前記積層工程で得られた積層基板を、前記帯状導体パターンを横断する向きで切断するスライス工程と、

前記スライス工程で得られた積層スライス体の切断面に露出した前記帯状導体パターンの端部同士を接続する架橋導体パターンを当該切断面に形成する架橋導体形成工程と、

前記帯状導体パターン及び前記架橋導体パターンからなるヘリカルコイルを少なくとも 1 個以上有するように、前記積層スライス体を個品チップに分離する分離工程とを備えることを特徴とするインダクティブデバイスの製造方法。

【請求項 8】 芯材を有する有機コア基板の表裏面に複数の帯状導体パターン及び該複数の帯状導体パターンを覆う絶縁層を形成し、これを接着層を介して複数枚重ねて一体化する積層工程と、

前記積層工程で得られた積層基板を、前記帯状導体パターンを横断する向きで切断するスライス工程と、

前記スライス工程で得られた積層スライス体の切断面に露出した前記帯状導体パターンの端部同士を接続する架橋導体パターンを当該切断面に形成する架橋導体形成工程と、

前記帯状導体パターン及び前記架橋導体パターンからなるヘリカルコイルを少なくとも 1 個以上有するように、前記積層スライス体を個品チップに分離する分離工程とを備えることを特徴とするインダクティブデバイスの製造方法。

【請求項 9】 コア基板の片面に複数の帯状導体パターンを形成し、これを絶縁層を介して複数枚重ねて一体化する積層工程と、

前記積層工程で得られた積層基板を、前記帯状導体パターンを横断する向きで切断するスライス工程と、

前記スライス工程で得られた積層スライス体の切断面に露出した前記帯状導体パターンの端部同士を接続する架橋導体パターンを当該切断面に形成する架橋導

体形成工程と、

前記帯状導体パターン及び前記架橋導体パターンからなるヘリカルコイルを少なくとも１個以上有するように、前記積層スライス体を個品チップに分離する分離工程とを備えることを特徴とするインダクティブデバイスの製造方法。

【請求項 10】 コア基板の片面に複数の帯状導体パターン及び該帯状導体パターンを覆う絶縁層を形成し、これを接着層を介して複数枚重ねて一体化する積層工程と、

前記積層工程で得られた積層基板を、前記帯状導体パターンを横断する向きで切断するスライス工程と、

前記スライス工程で得られた積層スライス体の切断面に露出した前記帯状導体パターンの端部同士を接続する架橋導体パターンを当該切断面に形成する架橋導体形成工程と、

前記帯状導体パターン及び前記架橋導体パターンからなるヘリカルコイルを少なくとも１個以上有するように、前記積層スライス体を個品チップに分離する分離工程とを備えることを特徴とするインダクティブデバイスの製造方法。

【請求項 11】 前記絶縁層を研磨処理して厚さを調整することを特徴とする請求項 8, 9 又は 10 記載のインダクティブデバイスの製造方法。

【請求項 12】 前記コア基板の前記帯状導体パターンの無い面を研磨処理して厚さを調整することを特徴とする請求項 9, 10 又は 11 記載のインダクティブデバイスの製造方法。

【請求項 13】 前記スライス工程の後、スライス面を研磨処理して厚さを調整することを特徴とする請求項 7, 8, 9, 10, 11 又は 12 記載のインダクティブデバイスの製造方法。

【請求項 14】 前記芯材を有する有機コア基板又は前記コア基板は、前記帯状導体パターンが転写されて設けられている請求項 7, 8, 9, 10, 11, 12 又は 13 記載のインダクティブデバイスの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】



本発明は、コイル、トランス、コモンモードチョークコイル等の磁気誘導現象を利用したインダクティブデバイス及びその製造方法に係り、とくに高性能、狭公差の素子を量産性良く作成出来るインダクティブデバイスの構造及びその製造方法に関する。

#### 【0002】

##### 【従来の技術】

従来、この種のインダクティブデバイスの製法として、大別して下記の工法が挙げられる。

##### (1) 巻線工法

磁性又は非磁性コアに線材を巻回するものであり、最も一般的な工法である。

##### (2) ビルドアップで形成する方法

下記特許文献1で示すように、ヘリカルの一部を成すコイル導体を形成した絶縁基板と絶縁層とを交互に積層してヘリカルコイルを形成するものである。

(3) 本出願人提案の下記特許文献2（未公開であり、公知技術ではない）の方法

#### 【0003】

【特許文献1】 特開2002-134321号公報

【特許文献2】 特願2002-262372号

#### 【0004】

##### 【発明が解決しようとする課題】

上記工法にはそれぞれ以下の問題点がある。

##### (1) 巻線工法

- ① コイルとしての性能は良いが、公差が大きくなる不具合な傾向がある。
- ② 巻線作業が必要であり、量産性に乏しく、コスト高になる。

##### (2) ビルドアップで形成する方法

- ① 巻数が増える場合、積層数が多くなることに起因して公差が大きくなる。
- ② 巻数が増える場合、積層数が多くなり、量産性が低下する。

##### (3) 本出願人提案の特許文献2の方法

製造過程で集合基板を用いるが、この場合、下記の問題点がある。

- ① コア基板及び絶縁層の厚さがばらつき、集合基板における素子配列のX方向及びY方向ピッチが一定にならない。
- ② これにより歩留まりの低下（コイル導体同士がうまく接続されないことに起因するオープン不良）及びコイル内径のばらつきに起因するインダクタンス値のばらつきが発生する。
- ③ コア基板及び／又は絶縁層が有機材料の場合は上記の問題が特に顕著であり、また新にそり及び割れの問題が発生する。
- ④ コア基板両面の帯状導体間の裏表のアライメントが困難であり、歩留まりの低下、またインダクタンス公差の増大を来す。

#### 【0005】

本発明は、上記の点に鑑み、高性能、狭公差のインダクティブデバイスを提供することを第1の目的とするとともに、そのインダクティブデバイスを高い歩留まりで量産性良く作製出来るインダクティブデバイスの製造方法を提供することを第2の目的とするものである。

#### 【0006】

本発明のその他の目的や新規な特徴は後述の実施の形態において明らかにする。

#### 【0007】

##### 【課題を解決するための手段】

上記目的を達成するために、本願請求項1の発明に係るインダクティブデバイスは、芯材を有する有機コア基板の表裏面に複数の帯状導体パターンを形成したものを、前記帯状導体パターンを横断する向きで切断し、前記有機コア基板の切断面に露出した前記帯状導体パターンの端部同士を当該切断面に形成された架橋導体パターンによって接続してヘリカルコイルを少なくとも1個以上設けたことを特徴としている。

#### 【0008】

本願請求項2の発明に係るインダクティブデバイスは、芯材を有する有機コア基板の表裏面に複数の帯状導体パターンと該帯状導体パターンを覆う絶縁層とを形成したものを、前記帯状導体パターンを横断する向きで切断し、前記有機コア

基板の切断面に露出した前記帯状導体パターンの端部同士を当該切断面に形成された架橋導体パターンによって接続してヘリカルコイルを少なくとも1個以上設けたことを特徴としている。

【0009】

本願請求項3の発明に係るインダクティブデバイスは、コア基板の片面に複数の帯状導体パターンを形成したものを、絶縁層を介して複数枚重ね一体化して積層基板となし、前記帯状導体パターンを横断する向きで前記積層基板を切断し、前記積層基板の切断面に露出した前記帯状導体パターンの端部同士を当該切断面に形成された架橋導体パターンによって接続してヘリカルコイルを少なくとも1個以上設けたことを特徴としている。

【0010】

本願請求項4の発明に係るインダクティブデバイスは、コア基板の片面に複数の帯状導体パターンと該帯状導体パターンを覆う絶縁層とを形成したものを、接着層を介して複数枚重ね一体化して積層基板となし、前記帯状導体パターンを横断する向きで前記積層基板を切断し、前記積層基板の切断面に露出した前記帯状導体パターンの端部同士を当該切断面に形成された架橋導体パターンによって接続してヘリカルコイルを少なくとも1個以上設けたことを特徴としている。

【0011】

本願請求項5の発明に係るインダクティブデバイスは、請求項1, 2, 3又は4において、前記コア基板に前記帯状導体パターンを形成した面が平滑であることを特徴としている。

【0012】

本願請求項6の発明に係るインダクティブデバイスは、請求項1, 2, 3, 4又は5において、前記コア基板及び／又は絶縁層がビニルベンジル樹脂であるか、ビニルベンジル樹脂を主材質として含むものであることを特徴としている。

【0013】

本願請求項7の発明に係るインダクティブデバイスの製造方法は、芯材を有する有機コア基板の表裏面に複数の帯状導体パターンを形成し、これを絶縁層を介して複数枚重ねて一体化する積層工程と、

前記積層工程で得られた積層基板を、前記帯状導体パターンを横断する向きで切断するスライス工程と、

前記スライス工程で得られた積層スライス体の切断面に露出した前記帯状導体パターンの端部同士を接続する架橋導体パターンを当該切断面に形成する架橋導体形成工程と、

前記帯状導体パターン及び前記架橋導体パターンからなるヘリカルコイルを少なくとも1個以上有するように、前記積層スライス体を個品チップに分離する分離工程とを備えることを特徴としている。

#### 【0014】

本願請求項8の発明に係るインダクティブデバイスの製造方法は、芯材を有する有機コア基板の表裏面に複数の帯状導体パターン及び該複数の帯状導体パターンを覆う絶縁層を形成し、これを接着層を介して複数枚重ねて一体化する積層工程と、

前記積層工程で得られた積層基板を、前記帯状導体パターンを横断する向きで切断するスライス工程と、

前記スライス工程で得られた積層スライス体の切断面に露出した前記帯状導体パターンの端部同士を接続する架橋導体パターンを当該切断面に形成する架橋導体形成工程と、

前記帯状導体パターン及び前記架橋導体パターンからなるヘリカルコイルを少なくとも1個以上有するように、前記積層スライス体を個品チップに分離する分離工程とを備えることを特徴としている。

#### 【0015】

本願請求項9の発明に係るインダクティブデバイスの製造方法は、コア基板の片面に複数の帯状導体パターンを形成し、これを絶縁層を介して複数枚重ねて一体化する積層工程と、

前記積層工程で得られた積層基板を、前記帯状導体パターンを横断する向きで切断するスライス工程と、

前記スライス工程で得られた積層スライス体の切断面に露出した前記帯状導体パターンの端部同士を接続する架橋導体パターンを当該切断面に形成する架橋導

体形成工程と、

前記帯状導体パターン及び前記架橋導体パターンからなるヘリカルコイルを少なくとも１個以上有するように、前記積層スライス体を個品チップに分離する分離工程とを備えることを特徴としている。

#### 【0016】

本願請求項１０の発明に係るインダクティブデバイスの製造方法は、コア基板の片面に複数の帯状導体パターン及び該帯状導体パターンを覆う絶縁層を形成し、これを接着層を介して複数枚重ねて一体化する積層工程と、

前記積層工程で得られた積層基板を、前記帯状導体パターンを横断する向きで切断するスライス工程と、

前記スライス工程で得られた積層スライス体の切断面に露出した前記帯状導体パターンの端部同士を接続する架橋導体パターンを当該切断面に形成する架橋導体形成工程と、

前記帯状導体パターン及び前記架橋導体パターンからなるヘリカルコイルを少なくとも１個以上有するように、前記積層スライス体を個品チップに分離する分離工程とを備えることを特徴としている。

#### 【0017】

本願請求項１１の発明に係るインダクティブデバイスの製造方法は、請求項８，９又は１０において、前記絶縁層を研磨処理して厚さを調整することを特徴としている。

#### 【0018】

本願請求項１２の発明に係るインダクティブデバイスの製造方法は、請求項９，１０又は１１において、前記コア基板の前記帯状導体パターンの無い面を研磨処理して厚さを調整することを特徴としている。

#### 【0019】

本願請求項１３の発明に係るインダクティブデバイスの製造方法は、請求項７，８，９，１０，１１又は１２において、前記スライス工程の後、スライス面を研磨処理して厚さを調整することを特徴としている。

#### 【0020】

本願請求項 14 の発明に係るインダクティブデバイスの製造方法は、請求項 7, 8, 9, 10, 11, 12 又は 13 において、前記芯材を有する有機コア基板又は前記コア基板は、前記帯状導体パターンが転写されて設けられていることを特徴としている。

#### 【0021】

##### 【発明の実施の形態】

以下、本発明に係るインダクティブデバイス及びその製造方法の実施の形態を図面に従って説明する。

#### 【0022】

図 1 及び図 2 で本発明の第 1 の実施の形態を説明する。まず、図 1 (A) のように、帯状導体作製工程では、芯材を有する有機コア基板 1 を用意し、その基板 1 に複数箇所形成された表裏アライメント用スルーホール 9 を利用して、基板 1 の表裏面に複数の平行帯状導体パターン 2 を形成する。

#### 【0023】

芯材を有する有機コア基板 1 は、ガラスクロス、ケブラー等の樹脂クロス、フッ素樹脂（商品名：テフロン）の多孔質シート等の芯材に樹脂を含浸させたものであり、樹脂板を芯材で補強したものである。また、樹脂に例えば線膨張係数の制御や電気的特性の向上を目的として、球状シリカフィラーを添加したもの、チタン酸バリウム等の強誘電体粉末を添加したもの、フェライト粉末を添加したもの（複合フェライト）等も好ましく用いられる。樹脂の種類は高周波コイル等の高周波部品にはビニルベンジル樹脂のような高 Q、低誘電率材が好ましい。

#### 【0024】

前記複数の平行帯状導体パターン 2 の形成は、サブトラクティブ法、セミアディティブ法、転写などのフルアディティブ法等による導体層のパターニング方法で行う。前記サブトラクティブ法は導体層上に帯状導体パターン 2 に対応したレジスト層を形成し、レジスト層で被覆されていない導体層をエッチングにより除去する方法であり、プリント配線基板の製法で最も一般的な方法である。また、前記セミアディティブ法は下地導体層上にレジスト層を形成して、帯状導体パターン 2 に対応した下地導体層部分を露出させ、電気めっきにより帯状導体パター

ン 2 となる導体層を所望の厚さに形成後、不要な下地導体層部分を除去する方法である。

#### 【0025】

次に、図 1 (B) のように、積層工程では、芯材を有する有機コア基板 1 の表裏面に複数の平行帯状導体パターン 2 を形成したものを、層間絶縁層（プリプレグ、接着シート） 3 を介して複数枚積み重ね（但し、導体パターン 2 が露出しないように最下層と最上層にも絶縁層を設ける）、加熱、加圧して積層一体化し、積層基板 10 を得る。層間絶縁層 3 及び最下層と最上層の絶縁層の材質はコア基板 1 と同様でもよく、層間絶縁層 3 には芯材はあっても無くともよい。

#### 【0026】

前記積層工程では、層間絶縁層 3 となるプリプレグ又は接着シートと基板 1 を交互に積み重ねて、熱プレスもしくは真空プレスで一括積層するが、基板 1 は上から見て正確に重なるようにアライメントを行う必要がある。アライメントの方法としては、ピンアライメント、画像によるアライメント、基板 1 の外形寸法を正確に出してこの内の少なくとも 2 辺を高精度に形成されたアライメントの型に押し当てる等によってなされる。プリプレグとしては、例えばガラスクロス入りビニルベンジル樹脂、接着シートとしては適度に流動性を有する（導体パターン 2 の凹凸を吸収できる）日立化成社製接着フィルム GF 3600 等が好適に使用できる。なお、層間絶縁層 3 となるプリプレグ又は接着シートの厚みは出来るだけ薄い方が、積層方向のピッチ精度の向上の為には好ましい。

#### 【0027】

前記積層工程の後、図 1 (C) のようにスライス工程において、前記積層工程で得た積層基板をマルチワイヤーソー、マルチブレードソー等の切断手段で帯状導体パターン 2 を横断する切断線 P で切断し、積層スライス体 20 を作製する。

#### 【0028】

次に、図 2 (A) のように、架橋導体形成工程にて積層スライス体 20 の切断面に露出した帯状導体パターン 2 の端部同士（基板 1 の表側のパターンと裏側パターン）を接続する架橋導体パターン 21 を表裏両面にそれぞれ形成する。ここで、架橋導体パターン 21 は基板表裏 1 の帯状導体パターン 2 と共にヘリカルコ

イルを構成するものであり、架橋導体パターン 21 の形成は、帯状導体パターン 2 の場合と同様の、サブトラクティブ法、セミアディティブ法、あるいはフルアディティブ法等による導体層のパターニングで行うことができる。

#### 【0029】

そして、架橋導体パターン 21 の形成後の積層スライス体 20 の表裏面を覆うように、図 2 (B) の保護層形成工程にて保護層 25 を設ける。保護層 25 はエポキシ、ビニルベンジル、ポリイミド等の樹脂やこれに石英等のフィラーを入れたものが好ましく、熱膨張等に配慮すると有機コア基板 1 と同様の材質がより好ましい。保護層 25 には後工程で形成する端子電極とヘリカルコイル間の接続のために、ヘリカルコイル端部となる架橋導体パターン 21 の端部を露出させるビアホール 26 を形成する。ビアホール 26 の形成方法はレーザー加工、サンドブラスト加工、あるいはダイサーで直線状の溝を形成する工法等が好ましく用いられる。また、保護層 25 に感光性のエポキシ又はポリイミド樹脂を用いてフォトリソグラフィ法にてビアホール 26 を形成するのも、位置精度または、量産性を考慮した場合好ましい。

#### 【0030】

その後、図 2 (C) の端子電極形成工程にて前記架橋導体パターン 21 の端部に接続する端子電極 30 を帯状導体パターン 2 や架橋導体パターン 21 の形成に準ずる工法、例えばサブトラクティブ法、セミアディティブ法、フルアディティブ法等で形成する。

#### 【0031】

そして、図 2 (D) のチップ分離工程において、ダイシングソー等の切断手段にて 1 個 (又は複数個) のヘリカルコイルを有するインダクティブデバイスの個品チップ 40 に切断線 Q1, Q2 で切断、分離する。

#### 【0032】

チップ 40 に分離後、端子電極 30 のバレル電気めっき処理により、例えば、ニッケル、錫の順に電気めっき層を形成する。

#### 【0033】

なお、電気めっき処理は、チップ分離前に、端子電極形成工程の端子電極 30



の形成に引き続いて実施してもよい。

#### 【0034】

前記帯状導体パターン 2 及び架橋導体パターン 21 の種類は、金、銀、銅、アルミ等が挙げられるが、電気抵抗及び量産時のコストを考慮すると銅が好ましい。

#### 【0035】

この第 1 の実施の形態によれば、次の通りの効果を得ることができる。

#### 【0036】

(1) 下記の理由でインダクティブデバイスのインダクタンス値が狭公差である。

- ① 芯材を有する有機コア基板 1 であるため、基板の硬化収縮が小さく、寸法安定性に優れ、基板厚さバラツキが少なくなり、基板両面に帯状導体パターン 2 を形成したことから相俟ってヘリカルコイルの内径が一定となる。
- ② 芯材を有する有機コア基板 1 の平面方向（厚さと垂直の方向）の収縮が小さく、コイルピッチ精度が良好である。

#### 【0037】

(2) 下記の理由で歩留まりが良い。

芯材を有する有機コア基板 1 は上述のように厚さバラツキが少なく、基板平面方向の収縮が小さいため、芯材を有する有機コア基板 1 に形成されたインダクティブデバイスとなる素子の X 方向及び Y 方向の配列ピッチの精度が良い。

#### 【0038】

(3) 下記の理由で量産性に優れる。

- ① 歩留まりが良好である。
- ② 芯材を有する有機コア基板 1 を用いているため、基板強度が良好であり工程内の基板の割れを防止出来る。

#### 【0039】

図 3 及び図 4 で本発明の第 2 の実施の形態を説明する。まず、図 3 (A) のように、帯状導体作製工程では、コア基板 1A を用意し、その基板 1A の片面に複数の平行帯状導体パターン 2 を形成する。

**【0040】**

コア基板 1A は樹脂板、あるいはガラスクロス、ケブラー等の樹脂クロス、フッ素樹脂（商品名：テフロン）の多孔質シート等の芯材に樹脂を含浸させてなる、樹脂板を芯材で補強したものを使用できる。また、主材質である樹脂に例えば線膨張係数の制御や電気的特性の向上を目的として、球状シリカフィラーを添加したもの、チタン酸バリウム等の強誘電体粉末を添加したもの、フェライト粉末を添加したもの（複合フェライト）等も好ましく用いられる。樹脂の種類は高周波コイル等の高周波部品にはビニルベンジル樹脂のような高Q、低誘電率材が好ましい。また、コア基板 1A として、石英、ガラス、アルミナ、フェライト等の無機質の基板を用いても良い。さらに、高周波での用途でない場合はパーマロイ基板、及びパーマロイの薄いシートを薄い絶縁層を介して積層したもののような、金属製の基板を用いることもできる。但し、金属製基板の場合、帯状導体パターン 2 を設ける側に絶縁性の接着シートを設けておく。

**【0041】**

前記複数の平行帯状導体パターン 2 の形成は、前述の第 1 の実施の形態と同様の工法で行うことができる。

**【0042】**

次に、図 3（B）のように、積層工程では、コア基板 1A の片面に複数の平行帯状導体パターン 2 を形成したものを、層間絶縁層（プリプレグ、接着シート）3 を介して複数枚積み重ね（但し、導体パターン 2 が露出しないように最上層にも絶縁層を設ける）、加熱、加圧して積層一体化し、積層基板 10A を得る。コア基板 1A が有機材質であるとき、層間絶縁層 3 の材質はコア基板 1A と同様でよい。層間絶縁層 3 が樹脂層の場合、芯材はあっても無くともよい。また、層間絶縁層 3 に無機材質を用いる場合は、両側に薄い絶縁性接着シートを挟んで積層する。ここで用いる接着シートとしては適度に流動性のある（導体パターン 2 の凹凸を吸収できる）日立化成社製接着フィルム GF3600 等が好適に使用できる。積層工程のその他の条件は前述の第 1 の実施の形態と同様でよい。

**【0043】**

前記積層工程の後、図 3（C）のようにスライス工程において、前記積層工程

で得た積層基板をマルチワイヤーソー、マルチブレードソー等の切断手段で帯状導体パターン 2 を横断する切断線 P で切断し、積層スライス体 20A を作製する。

#### 【0044】

次に、図 4 (A) のように、架橋導体形成工程にて積層スライス体 20A の切断面に露出した帯状導体パターン 2 の端部同士（上下 1 組のコア基板 1A のパターン同士）を接続する架橋導体パターン 21 を形成する。ここで、架橋導体パターン 21 は対をなす 2 枚のコア基板 1A の帯状導体パターン 2 と共にヘリカルコイルを構成するものであり、架橋導体パターン 21 の形成は、帯状導体パターン 2 の場合と同様の、サブトラクティブ法、セミアディティブ法、あるいはフルアディティブ法等による導体層のパターニングで行うことができる。

#### 【0045】

以後、図 4 (B) の保護層形成工程、同図 (C) の端子電極形成工程及び同図 (D) のチップ分離工程は第 1 の実施の形態と同様に行うことができる。但し、チップ分離工程において、第 1 の実施の形態では層間絶縁層の部分を切断したが、この第 2 の実施の形態ではコア基板 1A の厚みの中間位置を切断線 Q1 で切断する。その他は、第 1 の実施の形態と同一又は相当部分に同一の符号を付して詳細は省略する。

#### 【0046】

この第 2 の実施の形態によれば、コア基板 1A の片面のみに帯状導体パターン 2 を形成すればよく、工程の簡素化が図れる。また、基板両面に帯状導体パターン 2 を形成した場合に問題となる、表裏の導体パターンのアライメントのずれに起因する歩留まり低下を避けることができる。

#### 【0047】

なお、第 2 の実施の形態における積層工程での積層方法としては、コア基板の片面に平行帯状導体パターンを形成したものを、当該平行帯状導体パターンを形成している面を交互に反転して積層することも可能である。

#### 【0048】

図 5 及び図 6 で本発明の第 3 の実施の形態を説明する。まず、図 5 (A) のよ

うに、帯状導体作製工程では、芯材を有する有機コア基板 1 を用意し、その有機コア基板 1 に複数箇所形成された表裏アライメント用スルーホール 9 を利用して、有機コア基板 1 の表裏面に複数の平行帯状導体パターン 2 を形成する。この工程は第 1 の実施の形態と同様である。

#### 【0049】

次に、図 5 (B) のように、第 1 積層工程では、前記帯状導体作製工程で平行帯状導体パターン 2 が表裏に形成された有機コア基板 1 に対して、その表裏に層間絶縁層 (プリプレグ、あるいは接着シート) 4 を重ねて加圧、加熱等を施して積層一体化し、基板表裏が層間絶縁層 4 で覆われた積層体 5 を作製する。層間絶縁層 4 は、プリプレグとしては、例えばビニルベンジル樹脂を用いたもの、あるいは、接着シートとしては適度に流動性を有する (導体パターン 2 の凹凸を吸収できる) もの、例えば日立化成社製接着フィルム GF3600 等が好適に使用できる。なお、積層体 5 上下面は互いに平行な平面に形成され、また積層体 5 の厚み精度を出すために、必要に応じて研磨処理を施すことも好ましい。

#### 【0050】

その後、図 5 (C) のように、第 2 積層工程において、積層体 5 と接着層となる接着シート 6 とを交互に積み重ねて、熱プレスもしくは真空プレスで一括積層し積層基板 10B を作製する。その際、積層体 5 は上から見て正確に重なるようにアライメントを行う必要がある。アライメントの方法は第 1 の実施の形態と同様に行うことができる。

#### 【0051】

この第 2 積層工程において使用する接着シート 6 の材質はプレス時に出来るだけ流動性のないものが好ましい。このために、例えば接着シートの樹脂の硬化度を上げる等の手法が適用出来る。この接着シート 6 には、流動性の少ない日立化成社製接着フィルム GF3500 等が好適に使用できる。なお、接着シート 6 の厚みは出来るだけ薄い方が積層方向のピッチ精度の向上の為 (架橋導体パターン 21 の位置合わせの為) には好ましい。さらに、接着シート 6 として導電性を有するものを使用しても良い。例を挙げると真鍮またはアルミ基板の表裏面に薄く接着剤を塗布したもの等がある。これにより工程内の基板及び積層体の機械的強

度をさらに向上させることが可能で、またピッチ精度も良くなる。

#### 【0052】

以後、図5（D）のスライス工程、図6（A）の架橋導体形成工程、同図（B）の保護層形成工程、同図（C）の端子電極形成工程及び同図（D）のチップ分離工程は第1の実施の形態と同様に行うことができる。第1の実施の形態と同一又は相当部分に同一の符号を付して詳細は省略する。

#### 【0053】

この第3の実施の形態によれば、第1積層工程では層間絶縁層4をできるだけ薄くし、当該層間絶縁層形成後の積層体5の厚み精度を高くし（必要ならばグラインダー等による研削、研磨を行い）、かつ第2積層工程では接着シート6をできるだけ薄くかつプレス時の流動性が少ないものを用いることで、積層基板10Bに含まれるインダクティブデバイスとなる素子の積層方向のピッチ精度が良好となり、図6（A）の架橋導体形成工程における架橋導体パターン21と帯状導体パターン2間の位置ずれが発生しにくくなり、いっそうの歩留まり向上を図り得る。なお、その他の作用効果は第1の実施の形態と同様である。

#### 【0054】

上記第3の実施の形態は、コア基板片面のみに帯状導体パターンを形成した場合にも適用可能である。この場合、第2の実施の形態と同様に、対をなす上下のコア基板の帯状導体パターン同士を架橋導体パターンで接続後、コア基板の厚み中間位置を切断すればよい。但し、接着層は絶縁性のものに限定される。

#### 【0055】

図7及び図8で本発明の第4の実施の形態を説明する。まず、図7（A）の帯状導体作製工程では、コア基板7となるプリプレグを用意するとともに、導電性を有する転写用基板に平行帯状導体パターン2をパターンメッキ法で所定厚みで形成しておく。そして、前記転写用基板にプリプレグを重ねて加圧（真空プレス）、加熱し、プリプレグを硬化した後、前記転写用基板を剥離する。これにより、図7（A）のようにコア基板7の片面に平行帯状導体パターン2が転写で形成される。なお、コア基板7は平行帯状導体パターン2を転写するために、転写時においては、半硬化状態となっている樹脂シートやプリプレグを硬化したもので

ある。例えば、ガラスクロス、ケブラー等の樹脂クロス、フッ素樹脂（商品名：テフロン）の多孔質シート等の芯材に樹脂を含浸させたものであり、樹脂板を芯材で補強したものである。また、樹脂に例えば線膨張係数の制御や電気的特性の向上を目的として、球状シリカフィラーを添加したもの、チタン酸バリウム等の強誘電体粉末を添加したもの、フェライト粉末を添加したもの（複合フェライト）等も好ましく用いられる。樹脂の種類は高周波コイル等の高周波部品にはビニルベンジル樹脂のような高Q、低誘電率材が好ましい。この帯状導体作製工程では転写によって平行帯状導体パターン2を転写時に半硬化状態のコア基板7の片面に設けることで、コア基板7の導体パターン2を転写した面を平滑にすることができる。ここで、「平滑」とは $R_{max}$ が $10\mu m$ 以下、好ましくは $5\mu m$ 以下、最も好ましくは $2\mu m$ 以下の表面状態を示す。

#### 【0056】

次に、図7（B）の基板厚さ調整工程では、研磨処理により、コア基板7の導体パターン2を転写した面の反対面を研削、研磨して基板厚みを予め定めた一定厚さに調整する。

#### 【0057】

次に、図7（C）のように、積層工程では、コア基板7の片面に複数の平行帯状導体パターン2を形成したものを、接着層となるできるだけ薄い絶縁性接着シート8を介して複数枚積み重ね（但し、導体パターン2が露出しないように最上層にも接着シート8を設ける）、加熱、加圧して積層一体化し、積層基板10Cを得る。前記接着シート8の材質は流動性の少ない日立化成社製接着フィルムGF3500等が好適に使用できる。

#### 【0058】

以後、図7（D）のスライス工程、図8（A）の架橋導体形成工程、同図（B）の保護層形成工程、同図（C）の端子電極形成工程及び同図（D）のチップ分離工程は第2の実施の形態と同様に行うことができ、第2の実施の形態と同一又は相当部分に同一の符号を付して詳細は省略する。

#### 【0059】

この第4の実施の形態の場合、コア基板7の片面に転写で帯状導体パターン2

を設け、かつその帯状導体パターン 2 を配置した側の面を平滑にし、あわせて基板厚さ調整工程にてコア基板厚みを高精度で一定厚みに管理することができる。

#### 【0060】

また、コア基板 7 の両面が平滑となるため、接着シート 8 として薄く、しかも流動性の少ないものを使用でき、積層工程でのプレス圧も少なくできる。このため、積層方向のピッチ精度が極めて良好であり、第 2 の実施の形態の作用効果に加えて、積層基板 10C に含まれるインダクティブデバイスとなる素子の積層方向のピッチ精度を極めて良好なものにでき、図 8 (A) の架橋導体形成工程における架橋導体パターン 21 と帯状導体パターン 2 間の位置ずれが発生しにくくなり、いっそうの歩留まり向上を図り得る。

#### 【0061】

上記第 4 の実施の形態における積層工程での積層方法としては、コア基板の片面に平行帯状導体パターンを形成したものを、当該平行帯状導体パターンを形成している面を交互に反転して積層することも可能である。

#### 【0062】

なお、前述の第 1、第 2 又は第 3 の実施の形態においても、第 4 の実施の形態と同様に、転写により帯状導体パターンをコア基板面に形成し、当該コア基板の帯状導体パターン配置側の面を平滑にした構成が可能である。

#### 【0063】

図 9 はコア基板の表裏に形成する帯状導体パターンの例であり、同図 (A) は各実施の形態で例示した平行帯状導体パターン 2 を示す。また、図 9 (B) は帯状導体パターン 2 の変形例であり、端子電極の強度アップの為に基板端部に帯状導体パターンの接続端部となる幅広導体 28 を埋め込んだ例である。図 9 (C) はインダクティブデバイスが低インダクタンス品の場合で、帯状導体パターン 2 の中間のものを斜めに配置した別の変形例である。

#### 【0064】

以下、本発明を実施例で詳述する。

#### 【0065】

#### 実施例 1

図1及び図2参照：下記に各工程の詳細を示す。

#### 【0066】

##### (1) 帯状導体作製工程

芯材を有する有機コア基板としてガラスクロス入りビニルベンジル樹脂基板（76mm角、厚さ350 $\mu$ m）を用意した。次に有機コア基板の表裏面にそれぞれ平行帯状導体パターンをセミアディティブ工法で銅めっきで作成した。パターンは、導体幅：35 $\mu$ m（端部は100 $\mu$ m）、導体間隔：20 $\mu$ m、導体高さ：35 $\mu$ mとした。なお、表裏のアライメントは直径0.2mmの穴を前記基板の2カ所にドリルで開けてアライメントマークとして行った。

#### 【0067】

##### (2) 積層工程

上記で帯状導体パターンを作製した有機コア基板と層間絶縁層を交互に積み重ね真空プレスで加熱、加圧して一括積層し積層基板とした。コア基板の積層の枚数はプレス後の厚さが76mmになるように設定した（138枚）。層間絶縁層は200 $\mu$ m厚ガラスクロス入りビニルベンジル樹脂プリプレグを用いた。アライメントは各基板の四隅に直径5mmの穴を平行電極パターンに対して一定の位置に開けてピンアライメントにて行った。

#### 【0068】

##### (3) スライス工程

マルチワイヤーソーで切断後の厚みが0.45mmになるように前記積層基板を切断し、積層スライス体とした。その後、スライス面の両面を50 $\mu$ mずつ研磨処理し、積層スライス体の厚さを350 $\mu$ mに調整した。

#### 【0069】

##### (4) 架橋導体形成工程

架橋導体パターンはセミアディティブ工法で銅めっきで作成した。パターンは、導体幅：35 $\mu$ m（端部は100 $\mu$ m）、導体間隔：20 $\mu$ m、導体高さ：35 $\mu$ mとした。

#### 【0070】

##### (5) 保護層形成工程



50  $\mu$ m厚ビニルベンジル樹脂で保護層を形成した。ビアホールはサンドブラスト法で保護層に形成した。

#### 【0071】

##### (6) 端子電極形成工程

セミアディティブ法によって銅の端子電極を形成した。チップ分離後端子電極上にバレルめっきでニッケル層1  $\mu$ m、その上に錫層2  $\mu$ m形成した。

#### 【0072】

##### (7) チップ分離工程

ダイシングで切断した。

#### 【0073】

##### (8) 歩留まりについて

スライス基板を10枚作製した場合の歩留まりは、工程内歩留まり100%であり、基板1枚当たり約1万個、基板10枚で計約10万個作製したうち100個をサンプルとして特性検査を行ったときの特性検査歩留まり65%（主な不良原因はパターンずれによる断線）、一貫歩留まり65%であった。

工程内歩留まり =  $\{ (\text{基板投入枚数} - \text{ウエハアウト基板枚数}) / (\text{基板投入枚数}) \} \times 100 (\%)$

(ウエハアウト基板枚数：割れ、外観不良等の理由で工程内で除去した基板枚数)

特性検査の判定基準はインダクタンス値：基準値 $\pm 2\%$ 、1GHzでの $Q \geq 45$ 、直流抵抗 $R_{dc}$ ：基準値 $\pm 30\%$ とした。また良品のインダクタンス値(L値)バラツキは $3\sigma/X$ で3.2%であった（但し、 $\sigma$ ：標準偏差、X：平均値）。

(一貫歩留まり) = (工程内歩留まり)  $\times$  (特性検査歩留まり)

#### 【0074】

##### 比較例1

実施例1でコア基板に芯材クロスを入れない場合、歩留まりは工程内歩留まり20%（不良原因は工程内の割れ）、検査歩留まり20%（主な不良原因はパターンずれによる断線）、一貫歩留まり4%である。また良品のインダクタンス値バラツキは $3\sigma/X$ で6.7%であった。

## 【0075】

実施例 2

図 3 及び図 4 参照、下記以外は実施例 1 と同じ。

## 【0076】

## (1) 帯状導体制製工程

パターンニングは片面のみに行った。

## 【0077】

## (2) 積層工程

層間絶縁層は 50  $\mu$ m 厚クロスなしビニルベンジル樹脂プリプレグを用いた。

## 【0078】

## (3) 歩留まりについて

スライス基板を 10 枚作製した場合の歩留まりは、工程内歩留まり 100%、検査歩留まり 72%（主な不良原因はパターンずれによる断線）、一貫歩留まり 72% である。また良品のインダクタンス値バラツキは  $3\sigma/X$  で 2.1% であった。実施例 1 に比べての歩留まりの改善は上下の対をなす帯状導体パターン同士のアライメント精度の向上に起因する。

## 【0079】

なお、実施例 2 における積層工程での積層方法としては、コア基板の片面に平行帯状導体パターンを形成したものを、当該平行帯状導体パターンを形成している面を交互に反転して積層することも可能である。

## 【0080】

実施例 3

図 5 及び図 6 参照、下記以外は実施例 1 と同じ。

## 【0081】

## (1) 第 1 積層工程、

ガラスクロス入りビニルベンジル樹脂基板を 100  $\mu$ m 厚ビニルベンジル樹脂プリプレグで挟み込んで積層した。両面を 40  $\mu$ m ずつ削り、基板を含む積層体の厚さを 470  $\mu$ m に調整した（積層体厚みの精度出しの為）。

## 【0082】

## (2) 第2積層工程

エポキシ接着シートは厚さ  $20\text{ }\mu\text{m}$  でプレス時に殆ど流動しないタイプ（日立化成社製接着フィルムGF3500）を使用した。

【0083】

## (3) 歩留まりについて

スライス基板を10枚作製した場合の歩留まりは、工程内歩留まり100%、検査歩留まり83%（主な不良原因はパターンずれによる断線）、一貫歩留まり83%である。また良品のインダクタンス値バラツキは  $3\sigma/X$  で1.5%であった。実施例1に比べての歩留まりの改善は、図5及び図6の断面図の縦方向のピッチの精度の向上に起因する。

【0084】

実施例4

下記以外は実施例3と同じ。

【0085】

## (1) 帯状導体作製工程

パターニングは片面のみに行った。

【0086】

## (2) 第1積層工程、

ガラスクロス入りビニルベンジル樹脂基板の帯状導体作製面に  $100\text{ }\mu\text{m}$  厚ビニルベンジル樹脂プリプレグを積層した。プリプレグ側の面を  $40\text{ }\mu\text{m}$  削り、積層体厚みの精度出しを行った。

【0087】

## (3) 歩留まりについて

スライス基板を10枚作製した場合の歩留まりは、工程内歩留まり100%、検査歩留まり86%（主な不良原因はパターンずれによる断線）、一貫歩留まり86%である。また良品のインダクタンス値バラツキは  $3\sigma/X$  で1.4%であった。実施例1に比べての歩留まりの改善は、積層体縦方向のピッチの精度の向上に起因する。

【0088】

なお、実施例 4 における積層工程での積層方法としては、コア基板の片面に平行帯状導体パターンを形成したものを、当該平行帯状導体パターンを形成している面を交互に反転して積層することも可能である。

#### 【0089】

#### 実施例 5

図 7 及び図 8 参照

#### 【0090】

##### (1) 帯状導体作製工程

転写用基板としての 0.1mm 厚 (76mm 角) のステンレス薄板 (SUS304 材) を用い、その上に平行帯状導体パターンをパターンメッキ法で形成した。パターンは導体幅:  $35\mu\text{m}$  (端部は  $100\mu\text{m}$ )、導体間隔:  $20\mu\text{m}$ 、高さ:  $35\mu\text{m}$  とした。コア基板は  $150\mu\text{m}$  厚ガラスクロス入りビニルベンジル樹脂基板を用いた。このコア基板は、半硬化状 (B ステージ状) のガラスクロス入りビニルベンジル樹脂プリプレグを上記転写用基板上に重ね、真空プレスにて加圧、加熱し、プリプレグを硬化した後、転写用基板を剥離し、帯状導体パターンを転写して作製した。

#### 【0091】

##### (2) 基板厚さ調整工程

帯状導体パターンのない面を研磨処理し、コア基板の厚さを  $400\mu\text{m}$  に調整した。

#### 【0092】

##### (3) 積層工程

厚さ  $10\mu\text{m}$  のビニルベンジル樹脂製接着シートで真空プレスを行った。

#### 【0093】

##### (4) 歩留まりについて

スライス基板を 10 枚作製した場合の歩留まりは、工程内歩留まり 100%、検査歩留まり 90% (主な不良原因はパターンずれによる断線)、一貫歩留まり 90% であった。また良品のインダクタンス値バラツキは  $3\sigma/X$  で 1.2% であった。実施例 1 に比べての歩留まりの改善は上下の対をなす帯状導体パターン

同士のアライメント精度の向上及び図 7 及び図 8 における縦方向のピッチの精度の向上に起因する。

【 0 0 9 4 】

なお、実施例 5 における積層工程での積層方法としては、コア基板の片面に平行帯状導体パターンを形成したものを、当該平行帯状導体パターンを形成している面を交互に反転して積層することも可能である。

【 0 0 9 5 】

各実施例及び比較例の基板、電極（帯状導体パターン）、接着方法（積層方法）、歩留まりを以下の表 1 にまとめて示す。

【 0 0 9 6 】

【表 1】

	基板		電極		接増方法	歩留まり			良品のL値バラッキ
	使用基板	厚み[μm]	電極形成面	電極形成方法		工程内歩留まり[%]	検査歩留まり[%]	一貫歩留まり[%]	
1 実施例1	ガラスクロス入りVB基板	350	表裏面	セミアディティブ	200μm-クロス入りVBプリプレグ	100	65	65	3.2
2 実施例2	ガラスクロス入りVB基板	350	片面	セミアディティブ	50μm-クロスなしVBプリプレグ	100	72	72	2.1
3 実施例3	ガラスクロス入りVB基板	350	表裏面	セミアディティブ	100μm+100μm VBプリプレグ 20μm-エポキシ接着シート	100	83	83	1.5
4 実施例4	ガラスクロス入りVB基板	350	片面	セミアディティブ	100μm-VBプリプレグ 20μm-エポキシ接着シート	100	86	86	1.4
5 実施例5	ガラスクロス入りVB基板	150	片面	転写	10μmのVB製接着シート	100	90	90	1.2
6 比較例1	ガラスクロス無しVB基板	350	表裏面	セミアディティブ	200μm-クロス入りVBプリプレグ	20	20	4	6.7

工程内歩留まり = [(基板投入枚数 - ウエハアウト基板枚数) / (基板投入枚数)] × 100 (%)

ウエハアウト基板枚数: 割れ、外観不良等の理由で工程内で除去した基板枚数

特性検査の判定基準はL値: 基準値 ± 2%、1GHzでのQ ≥ 45、Rdc: 基準値 ± 30%である。

一貫歩留まり = 工程内歩留まり × 検査歩留まり

VB: ビニルベンジル樹脂

**【0097】**

以上本発明の実施の形態について説明してきたが、本発明はこれに限定されることなく請求項の記載の範囲内において各種の変形、変更が可能なことは当業者には自明であろう。

**【0098】****【発明の効果】**

以上説明したように、本発明によれば、高性能、狭公差のインダクティブデバイスを高い歩留まりで量産性良く作製可能である。

**【図面の簡単な説明】****【図1】**

本発明の第1の実施の形態における工程の前半部分を示す断面図及び平面図である。

**【図2】**

第1の実施の形態における工程の後半部分を示す断面図及び平面図である。

**【図3】**

第2の実施の形態における工程の前半部分を示す断面図及び平面図である。

**【図4】**

第2の実施の形態における工程の後半部分を示す断面図及び平面図である。

**【図5】**

第3の実施の形態における工程の前半部分を示す断面図及び平面図である。

**【図6】**

第3の実施の形態における工程の後半部分を示す断面図及び平面図である。

**【図7】**

第4の実施の形態における工程の前半部分を示す断面図及び平面図である。

**【図8】**

第4の実施の形態における工程の後半部分を示す断面図及び平面図である。

**【図9】**

各実施の形態における帯状導体パターンの変形例を示す平面図及び底面図であ

る。

【符号の説明】

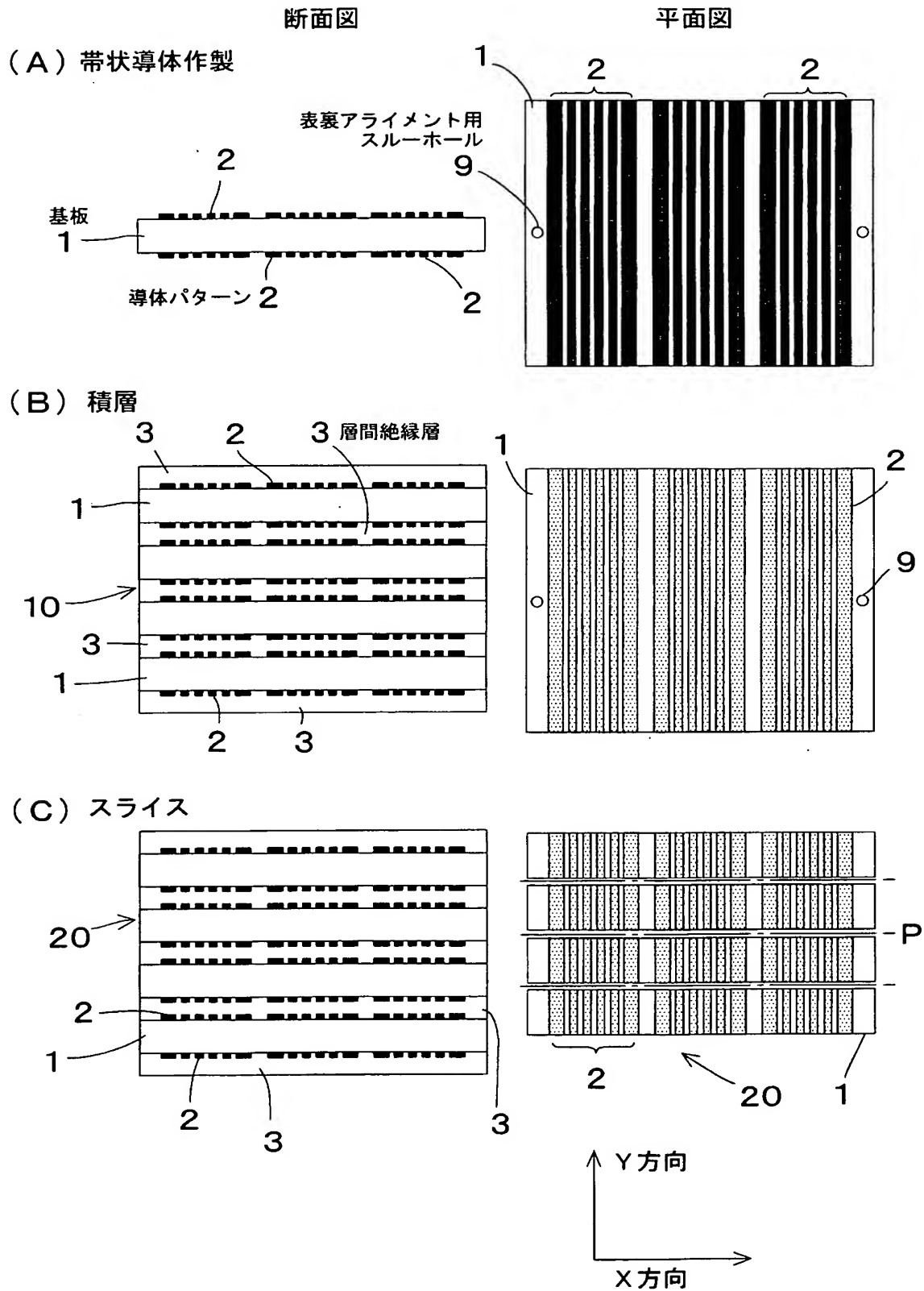
- 1, 1 A, 7 コア基板
- 2 平行帯状導体パターン
- 3 層間絶縁層
- 5 積層体
- 8 絶縁性接着シート
- 9 表裏アライメント用スルーホール
- 1 0, 1 0 A, 1 0 B, 1 0 C 積層基板
- 2 0, 2 0 A 積層スライス体
- 2 1 架橋導体パターン
- 2 5 保護層
- 2 6 ビアホール
- 3 0 端子電極
- 4 0 チップ



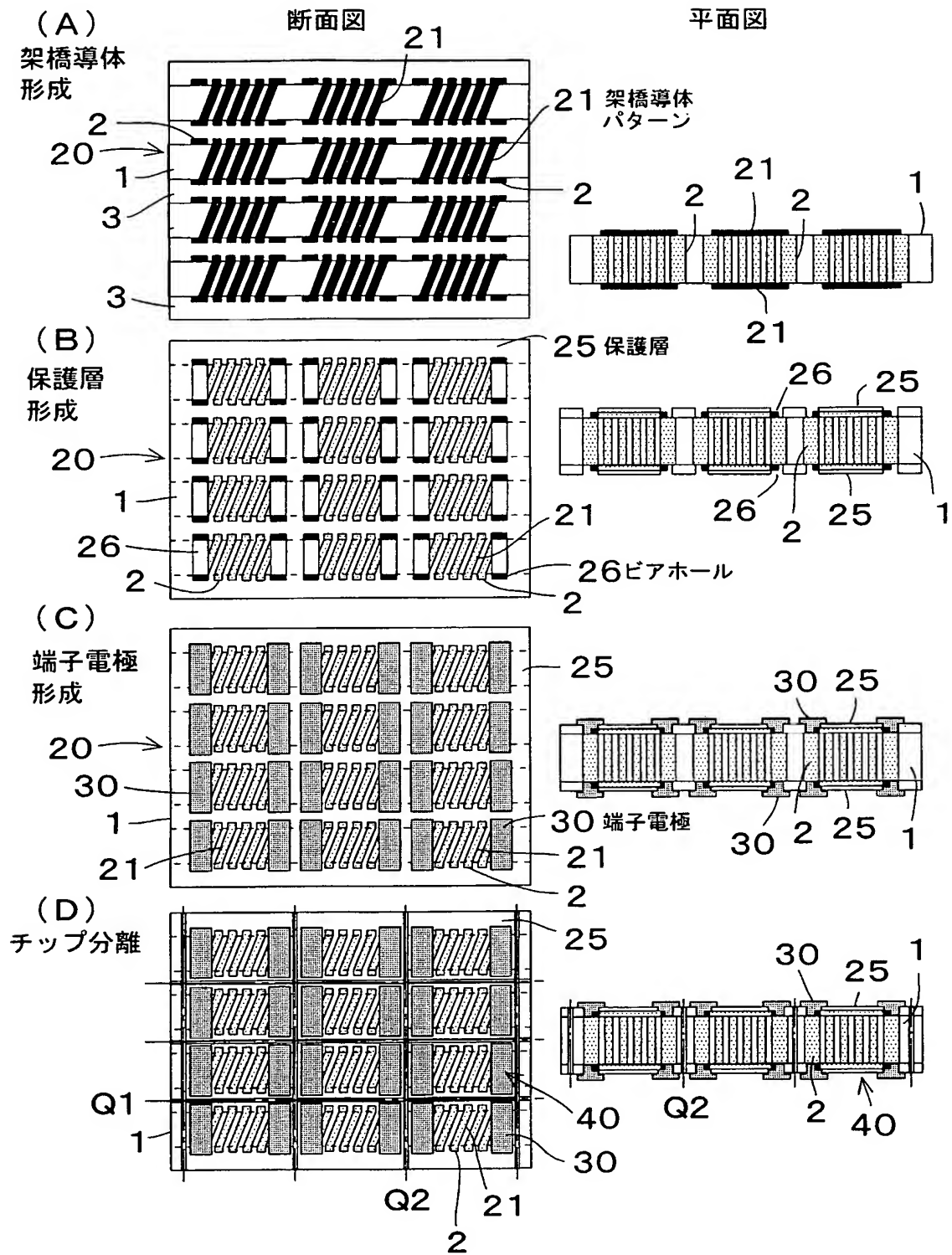
【書類名】

図面

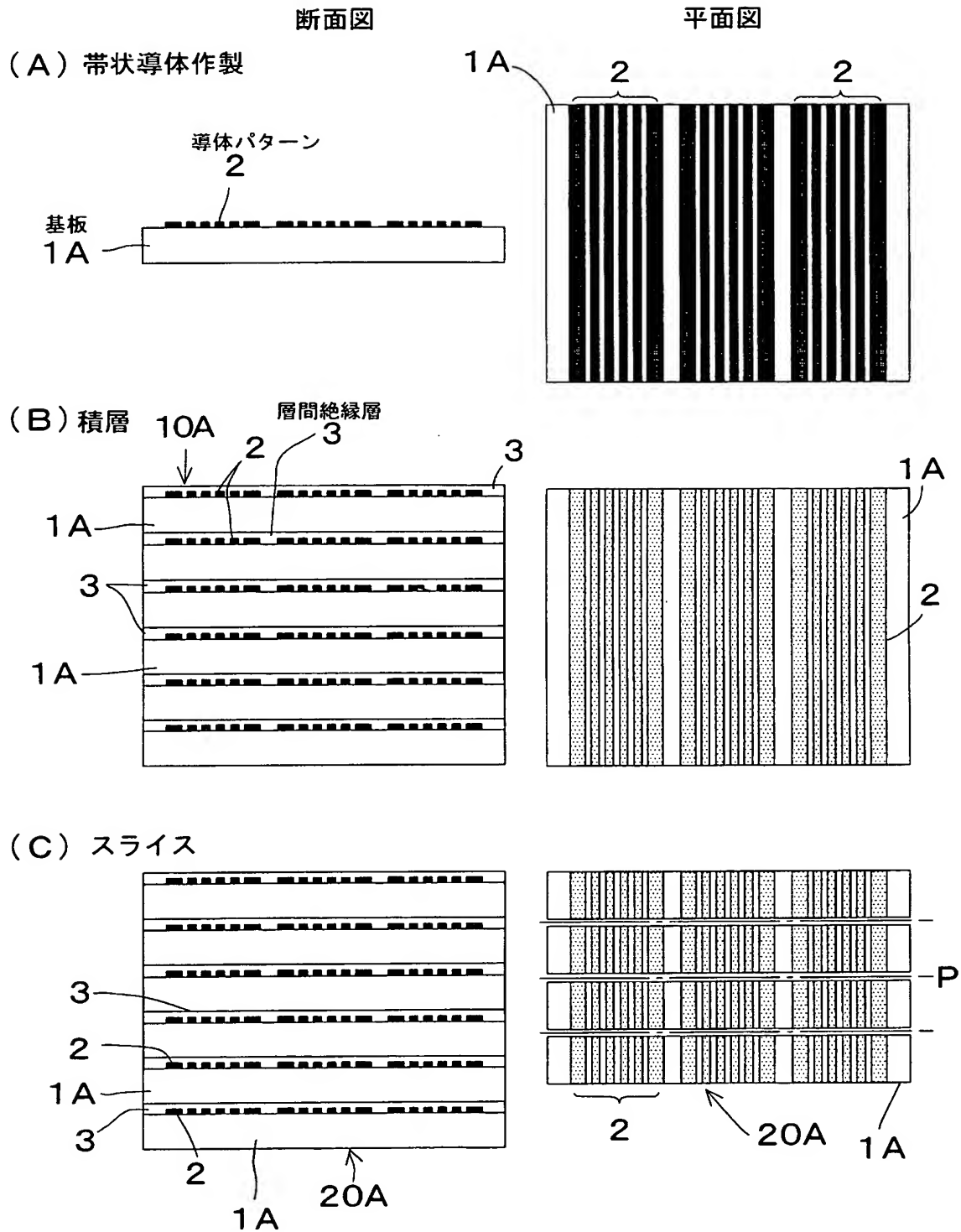
【図 1】



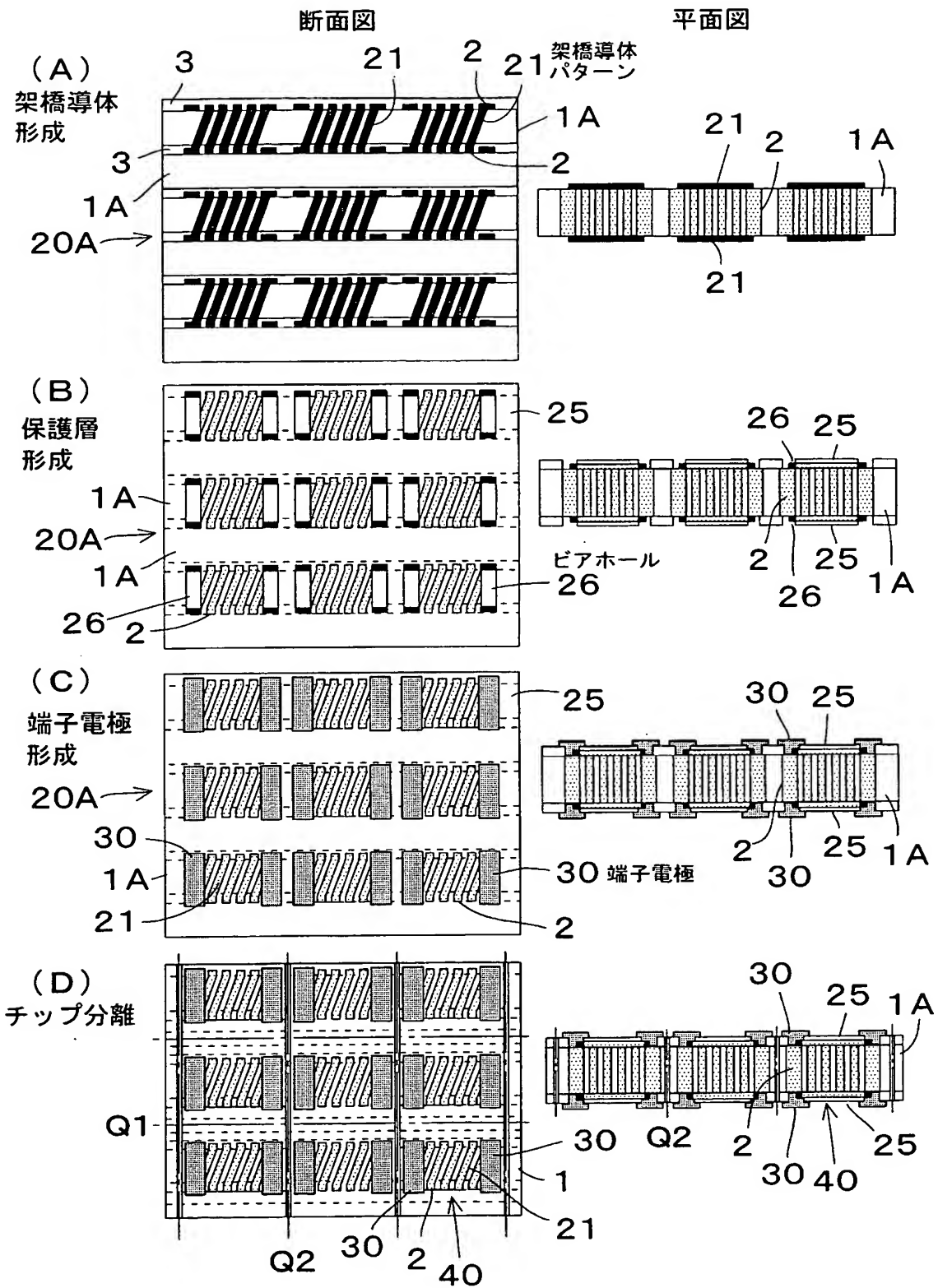
【図 2】



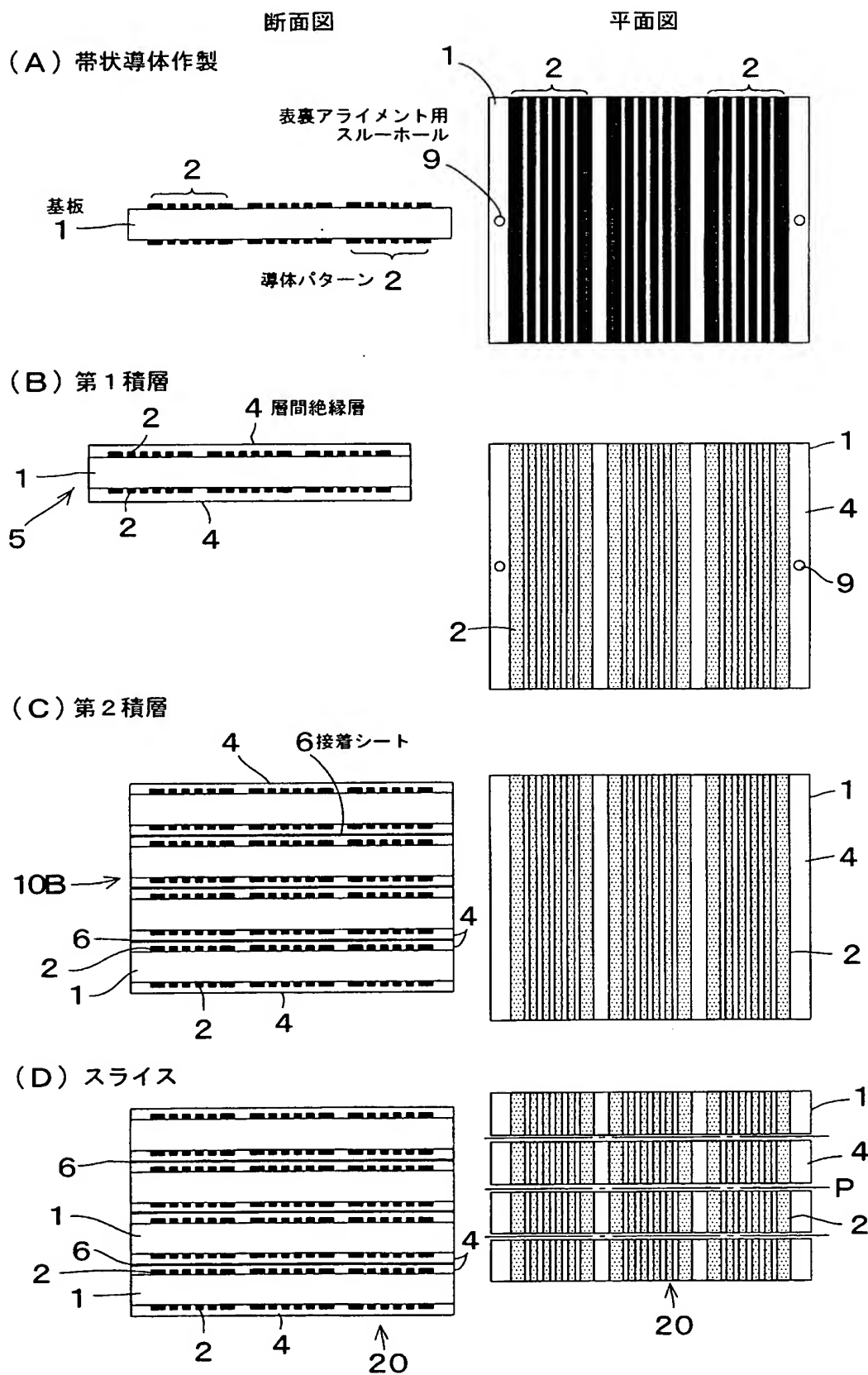
【図 3】



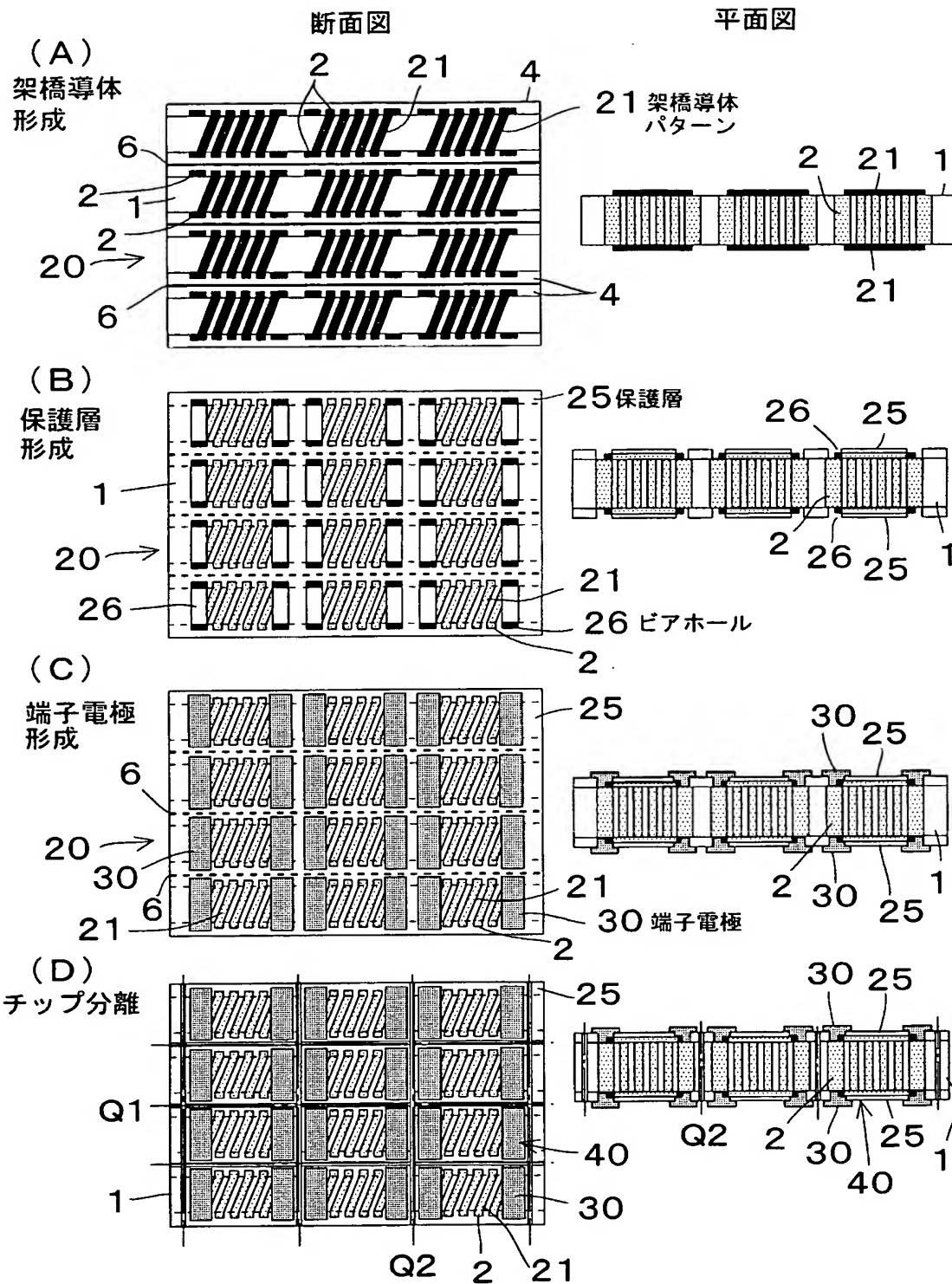
【図 4】



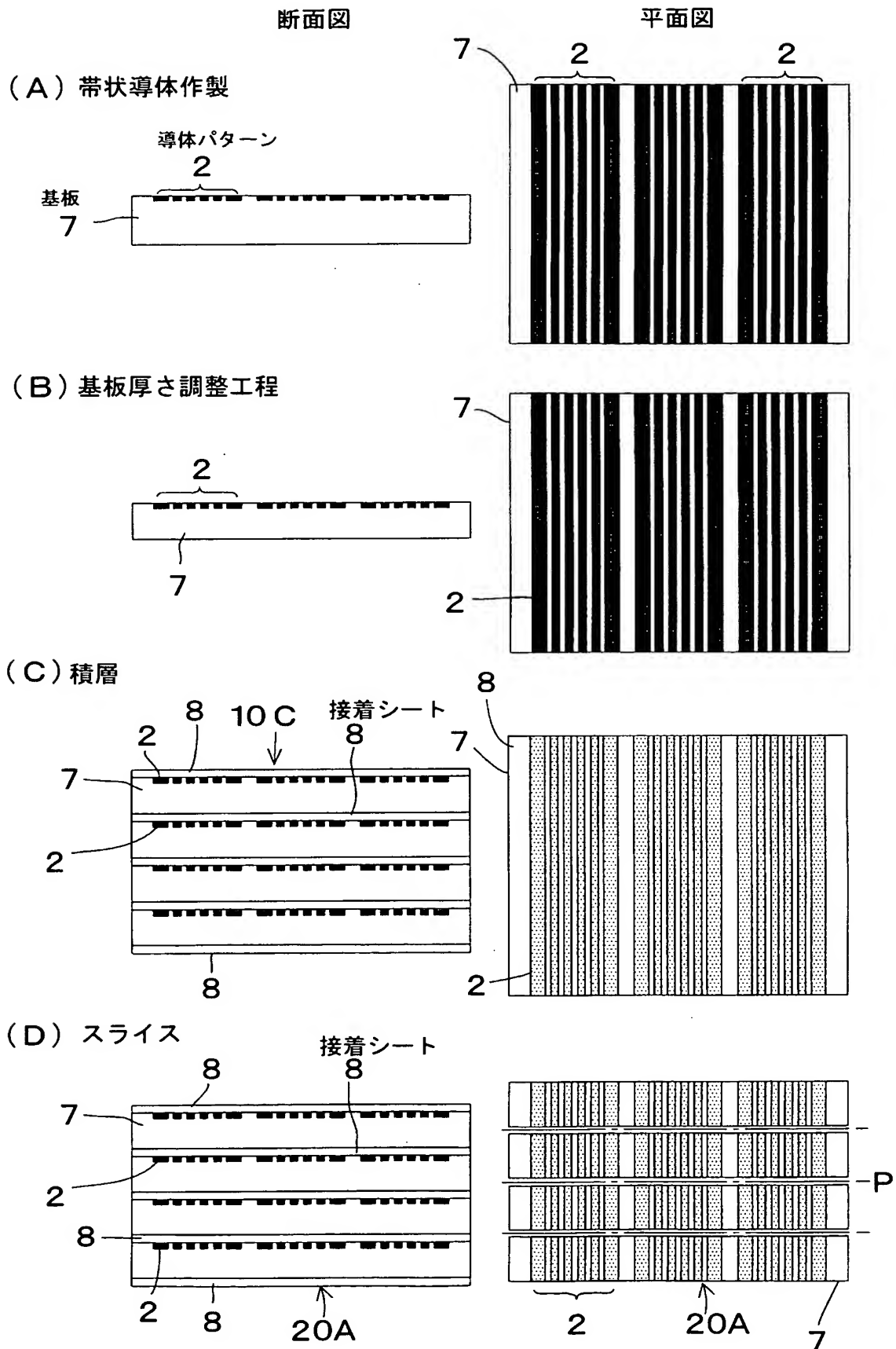
【図 5】



【図 6】

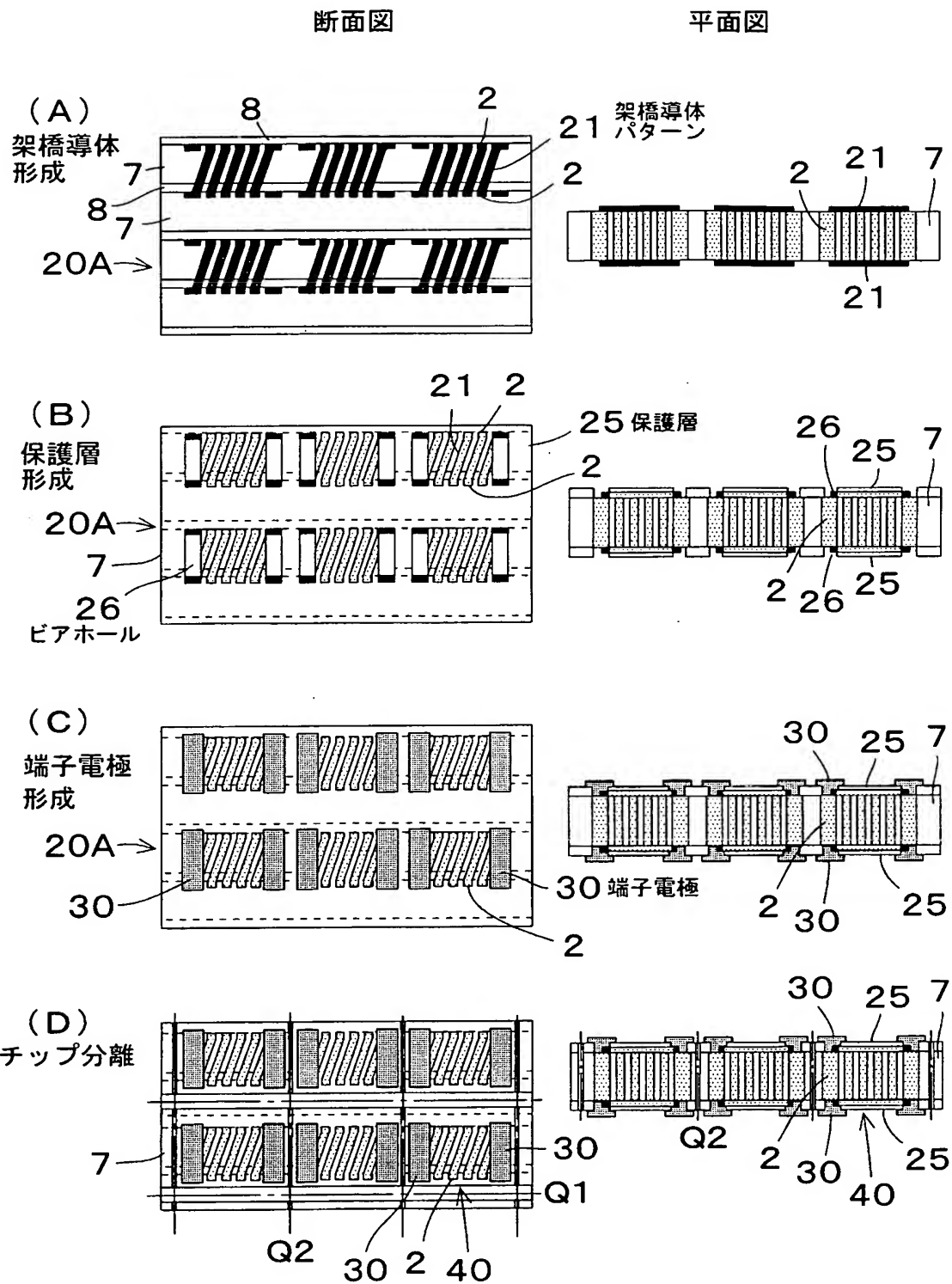


【図 7】

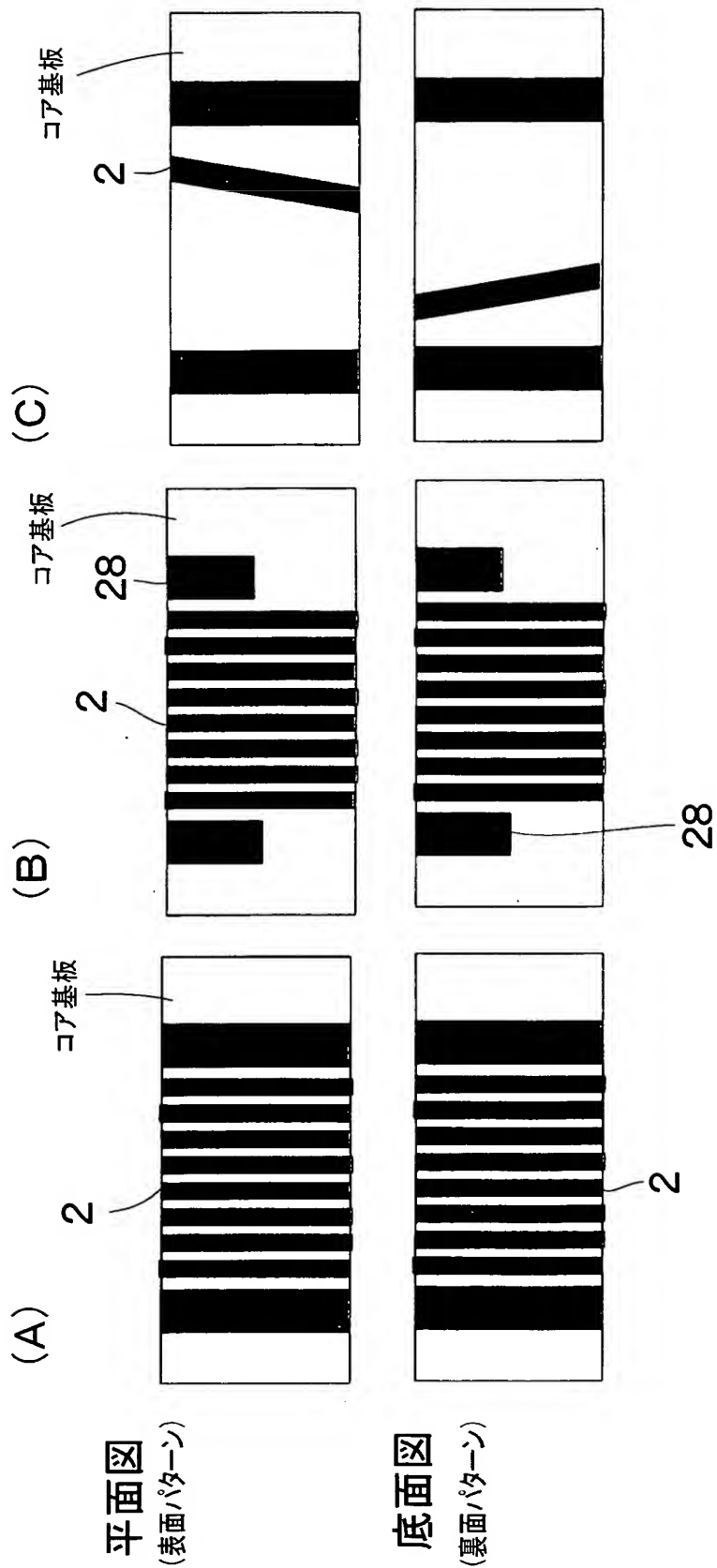




【図 8】



【図 9】



【書類名】 要約書

【要約】

【課題】 コイル、トランス、コモンモードチョークコイル等の高性能、狭公差のインダクティブデバイスを高い歩留まりで量産性良く作製可能とする。

【解決手段】 芯材を有する有機コア基板 1 の表裏面に複数の帯状導体パターン 2 を形成したものを、前記帯状導体パターン 2 を横断する向きで切断し、前記有機コア基板の切断面に露出した前記帯状導体パターンの端部同士を当該切断面に形成された架橋導体パターンによって接続してヘリカルコイルを少なくとも 1 個以上設ける。ヘリカルコイルの内径を一定とし、コイルピッチ精度を良好に保つことができる。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2003-071196
受付番号	50300427298
書類名	特許願
担当官	末武 実 1912
作成日	平成15年 3月18日

<認定情報・付加情報>

【提出日】 平成15年 3月17日

次頁無

特願 2 0 0 3 - 0 7 1 1 9 6

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 3 0 6 7 ]

1. 変更年月日 1 9 9 0 年 8 月 3 0 日  
[変更理由] 新規登録  
住 所 東京都中央区日本橋 1 丁目 1 3 番 1 号  
氏 名 ティーディーケイ株式会社
2. 変更年月日 2 0 0 3 年 6 月 2 7 日  
[変更理由] 名称変更  
住 所 東京都中央区日本橋 1 丁目 1 3 番 1 号  
氏 名 T D K 株式会社